# 3) CAMPAÑA DE INYECCIÓN Y ANÁLISIS

*En este capítulo se detallará el proceso de inyección de fallas y su posterior análisis. El propósito de esta investigación es el de determinar la susceptibilidad a fallas del conversor flash causadas por SETs. El trabajo se enfocó en las estructuras analógicas del circuito, debido que el estudio en estructuras digitales es más conocido y existe abundante información.*

|  |  |  |
| --- | --- | --- |
|  |  |  |

Figura ) Interacción usuario-programa.

## 3.1) Inyección

La campaña de inyección se realizó sobre los comparadores (estructuras analógicas del conversor). Las fallas son inyectada en cada drenador de cada transistor que lo conforma (PMOS y NMOS, variando la dirección de la corriente según corresponda) simulando un SET en distintas condiciones de señal de entrada.

Por cada comparador hay 7 drenadores donde se deben inyectar ambas fallas, los que nos da un total de 14 simulaciones por comparador. Durante la campaña de inyección se varía la señal de entrada en 64 niveles de tensión para los 63 comparadores existentes en el conversor, esto nos da un total de 56448 simulaciones durante el proceso, lo cual requirió de un enorme recurso computacional. Las inyecciones se realizaron de modo manual, en el cual se considero 3 comparadores en situaciones específicas de tensión de entrada y referencia, y de modo automático para realizar el total de las simulaciones mediante el programa desarrollado.

### 3.1.1) Manual

El esquemático del comparador con los puntos de inyección está representado en la Figura 1.

La inyección de las fallas se realizó de manera manual conectando las fuentes de corriente (círculos verdes) en los diferentes drenadores del circuito (círculos amarillos) y realizando simulaciones para cada uno de ellas. Se realizó un análisis de tipo “barrido en tensión continua” variando el parámetro señal de entrada en 4 estados de tensiones diferentes:

* VINneg = (Vref - 8mV) donde la salida del comparador debe de estar en NIVEL ALTO
* VINneg = (Vref - 5mV) donde la salida del comparador debe de estar en NIVEL ALTO
* VINneg = (Vref + 5mV) donde la salida del comparador debe de estar en NIVEL BAJO
* VINneg = (Vref + 8mV) donde la salida del comparador debe de estar en NIVEL BAJO

La campaña de inyección manual se realizó en 3 comparadores distintos, cada uno representativo de distintas partes del circuito (nivel bajo de comparación, nivel medio y nivel superior de tensión) abarcando todo el rango de tensión en el cual trabajan los 63 comparadores.

* Vref = 1.005 V (corresponde al primer comparador C1).
* Vref = 1.315 V (corresponde al comparador C32, mitad de rango de conversión).
* Vref = 1.625 V (corresponde al último comparador C63).

 

Figura ) Esquemático del comparador e identificaciones de drenadores.

El recuadro de color azul en la Figura 2 indica el terminal de entrada negativo del comparador, en el cual se conecta la señal de entrada a convertir. El recuadro de color verde indica el terminal positivo del comparador, y allí se conecta las diferentes tensiones de referencia según corresponda.

### 3.1.2) Automática

Para la campaña de inyección completa, se desarrolló un programa que realizó un “barrido en tensión continua” de la entrada desde 1V a 1.64V en cada uno de los drenadores para los 63 comparadores. Éste fue realizado en la plataforma de programación Python bajo el sistema operativo de Windows Seven. El código del programa se encuentra detallado en el APENDICE C.



Figura ) Imagen del programa (pestaña de inyección).

El proceso de inyección consta de 4 pasos, detallados a continuación:

Figura ) Diagrama de proceso de inyección de fallas.

## 3.2) Análisis

El análisis de los resultados de la campaña se realizó en dos etapas, al igual que la inyección. Una primera en la cual se analizaron los resultados de las inyecciones hechas de manera manual, verificando el comportamiento general del circuito ante cada alteración del mismo, identificando los nodos sensibles y propensos al error. Luego de corroborar el método manual, se pasó al procesamiento de la información de modo automático mediante un programa realizado para este fin y recopilando la información mediante tablas.

### 3.2.1) Manual

Como ya se mencionó, la inyección manual se realizó en 3 comparadores distintos, los cuales funcionan en 3 sectores distintivos en el proceso de digitalización de la señal de entrada. Esto permite poner a prueba al comparador con tensiones bajas y altas de referencia en su entrada.

En cada gráfica se observan dos ventanas de simulación. En la ventana superior se grafican las tensiones del nodo en el cual se inyecta la falla para las 4 variaciones de señal de entrada (dos mayores a la tensión de referencia, y dos menores), y en la ventana inferior, se grafica la suma de las corrientes del nodo (en color verde la corriente que simula la falla, y en rojo, la suma del resto de las corrientes intervinientes en el nodo de inyección).

**INYECCIÓN EXPONENCIAL**

*1.005V C1 - Inyección en nodo NDNEG:*

Se inyecta el modelo exponencial en el nodo denominado NDNEG, el cual afecta a los drenadores de la rama de la señal de entrada (rama izquierda del diferencial).

Figura ) Inyección de la falla exponencial en el drenador del transistor P (izquierda) y N (derecha) del nodo NDNEG.

Como se aprecia para ambos casos de simulación, la inyección de la falla solo produce un leve cambio de tensión en el nodo afectado, mientras que las corrientes intervinientes varían en gran medida para mantener el equilibro.

*1.005V C1 - Inyección en nodo NDOUT:*

El nodo afectado en este caso es el nodo de salida del comparador (NDOUT, segunda etapa del comparador).

Figura ) Inyección de la falla exponencial en el drenador del transistor P (izquierda) y N (derecha) del nodo NDOUT.

La primera simulación afecta al transistor PMOS conectado al nodo. Este resulta ser el transistor sensible a los SETs, que al ser afectado, produce el cambio de estado de las dos condiciones de tensión de entrada superiores a la referencia. Cuando se inyecta en el drenador del transistor NMOS conectado al nodo, se pueden observar variaciones en la tensión que no superan los límites especificados para ser considerados un cambio de estado o un estado indeterminado.

|  |  |
| --- | --- |
| *1.315V C32 - Inyección en nodo NDOUT:* | *1.620V C63 - Inyección en nodo NDOUT:* |
| C:\Users\FABRICIO\AppData\Local\Temp\msohtmlclip1\01\clip_image001.png | C:\Users\FABRICIO\AppData\Local\Temp\msohtmlclip1\01\clip_image001.png |

Figura ) Inyección en drenador de los transistores PMOS para el nodo NDOUT de los comparadores C32 y C63.

A continuación se presentan las tablas de resultados de las simulaciones.

En el eje vertical de la gráfica se representa la variación total de la tensión del nodo causada por la perturbación con respecto a su punto de reposo (en escala logarítmica), y en el eje horizontal, la duración del de la perturbación en el nodo inyectado (se encuentra graficado los 2nS en los cuales el sistema se encuentra en reposo, sin ser alterado externamente). Los distintos colores en la grafica representan a cada una de las condiciones de tensión de entrada utilizadas durante la inyección (dos inferiores y dos superiores a la tensión de referencia especificada como Vref en la gráfica).

|  |  |
| --- | --- |
| Tabulación de datos obtenidos: | Fallas observadas: M12   * *AMARILLO*   *Variación: 180 veces mayor a la tensión sin falla inyectada.*  *Duración: 48nS hasta recuperar tensión inicial.*   * *VIOLETA*   *Variación: 55 veces mayor a la tensión sin falla inyectada.*  *Duración: 46nS hasta recuperar tensión inicial.* |
|  | Fallas observadas: M12   * *AMARILLO*   *Variación: 105 veces mayor a la tensión sin falla inyectada.*  *Duración: 48nS hasta recuperar tensión inicial.*   * *VIOLETA*   *Variación: 38 veces mayor a la tensión sin falla inyectada.*  *Duración: 46nS hasta recuperar tensión inicial.* |
|  | Fallas observadas: M12   * *AMARILLO*   *Variación: 100 veces mayor a la tensión sin falla inyectada.*  *Duración: 48nS hasta recuperar tensión inicial.*   * *VIOLETA*   *Variación: 34 veces mayor a la tensión sin falla inyectada.*  *Duración: 47nS hasta recuperar tensión inicial.* |

Tabla ) Tabulación de los datos obtenidos de la campaña de inyección exponencial manual.

**INYECCIÓN RAMPA**

*1.620V C63 - Inyección en nodo NDPOS:*

La perturbación en el nodo NDPOS genera aumento y disminuciones de la tensión de salida, pero no produce un cambio de estado. Este nodo es la conexión entre la primer y segunda etapa del comparador (salida de la etapa diferencial del comparador).

Figura ) Inyección de falla tipo rampa para comparador C63 (PMOS izquierda, NMOS derecha) nodo NDPOS.

*1.620V C63 - Inyección en nodo NDOUT:*

 Figura ) Inyección de falla tipo rampa para comparador C63 (NMOS derecha, PMOS izquierda) nodo NDOUT.

Finalizada la inyección de la perturbación tipo rampa, se observa que el drenador del transistor PMOS M12 sigue siendo el punto propenso a producir errores (cambios de estado) en los 3 comparadores.

|  |  |
| --- | --- |
| Tabulación de datos obtenidos: | Fallas observadas: M12   * *AMARILLO*   *Variación: 165 veces mayor a la tensión sin falla inyectada.*  *Duración: 56nS hasta recuperar tensión inicial.*   * *VIOLETA*   *Variación: 55 veces mayor a la tensión sin falla inyectada.*  *Duración: 58nS hasta recuperar tensión inicial.* |
|  | Fallas observadas: M12   * *AMARILLO*   *Variación: 105 veces mayor a la tensión sin falla inyectada.*  *Duración: 80nS hasta recuperar tensión inicial.*   * *VIOLETA*   *Variación: 37 veces mayor a la tensión sin falla inyectada.*  *Duración: 76nS hasta recuperar tensión inicial.* |
|  | Fallas observadas: M12   * *AMARILLO*   *Variación: 100 veces mayor a la tensión sin falla inyectada.*  *Duración: 66nS hasta recuperar tensión inicial.*   * *VIOLETA*   *Variación: 34 veces mayor a la tensión sin falla inyectada.*  *Duración: 64nS hasta recuperar tensión inicial.* |

Figura ) Tabulación de los datos obtenidos de la campaña de inyección rampa manual.

### 3.2.2) Automática

Luego de corroborar el correcto funcionamiento del programa y el comportamiento del comparador ante las perturbaciones, se pasó a la utilización del programa para automatizar el proceso de recopilación de información obtenida de las simulaciones.



Figura ) Imagen del programa (pestaña de simulación).

El proceso de simulación consta de 4 pasos, detallados a continuación:

Figura ) Diagrama de proceso de simulación y análisis de falla.

Lo que hace el programa, en resumen, es comparar las tensiones guardadas en los archivos de salida de la campaña de simulación con las tensiones ingresadas por el usuario en la ventana que se aprecia en Figura 11 (podemos ingresarlos en modo analógico o modo digital, considerando un 1 lógico como 2.3 voltios mínimo y un 0 lógico hasta 1 voltios máximo) y asegurar de que la señal analizada no cruce estos límites. En el caso de serlo, informa en la tabla de resultados marcando la duración del evento y la variación que se generó con respecto a las tensiones límites.